

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

CLIPPEDIMAGE= JP407283274A
PAT-NO: JP407283274A
DOCUMENT-IDENTIFIER: JP 07283274 A
TITLE: SEMICONDUCTOR DEVICE AND JUNCTION SEAT

PUBN-DATE: October 27, 1995

INVENTOR-INFORMATION:

NAME

OSHIMA, MASAYUKI
YAMAGATA, OSATAKE
KUROSAWA, TETSUYA
IMOTO, TAKASHI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP06095472

APPL-DATE: April 11, 1994

INT-CL_(IPC): H01L021/60

ABSTRACT:

PURPOSE: To provide a semiconductor device having a junction seat capable of simultaneously performing adhesion and electrical connections between a semiconductor element and lead wires and between semiconductor elements and also to provide a junction seat capable of simultaneously performing adhesion and electrical connections between parts.

CONSTITUTION: In a resin-sealed body, a semiconductor element 1 is connected to a lead 2 by junction seats 3 (A, B) bonded to this element. The junction seat 3 has a first and a second insulating adhesion film 31 and 32 and an inner wiring layer 33 formed between these insulating adhesion films; and the element 1 and the lead wire 2 are electrically connected together through connecting electrodes 34 and 35 filled inside a plurality of through-holes formed in both adhering films and an inner wiring layer 33, so that bonding wires are not required and the package thickness of the resin-sealed body can

be made
smaller. Also, the position of an electrode pad on the element
surface can be
arranged freely so that the degree of freedom for integrated
circuit design
inside the element can be increased.

COPYRIGHT: (C)1995,JPO

DERWENT-ACC-NO: 1996-005530
DERWENT-WEEK: 199601
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Semiconductor bonding and connection appts. with junction sheet - has connecting leads electrically connected to semiconductor component through connection electrode and internal wiring layer via simultaneous die and wire bonding

PATENT-ASSIGNEE: TOSHIBA KK[TOKE]

PRIORITY-DATA: 1994JP-0095472 (April 11, 1994)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 07283274 A	October 27, 1995	N/A
H01L 021/60		010

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP07283274A	N/A	1994JP-0095472
April 11, 1994		

INT-CL_(IPC): H01L021/60

ABSTRACTED-PUB-NO: JP07283274A

BASIC-ABSTRACT: The appts. has a component (1) electrically connected to a lead (2) through connection electrode (34). The connection electrode is filled up into through holes formed by a junction sheet (3a,3b) bonded to the component in resin sealing object (4).

The junction sheet is composed of a first and second insulating bonding films (31,32) and an internal wiring layer (33) formed between them.

USE/ADVANTAGE - For bonding and electric connection between semiconductor components made at same time. Enables thinning of package thickness of resin sealing object and makes unnecessary use of bonding wire. Provides bigger

degrees of arrangement position of electrode pad on component surface.

Prevents short circuiting.

CHOSEN-DRAWING: Dwg.1/16

TITLE-TERMS:

SEMICONDUCTOR BOND CONNECT APPARATUS JUNCTION SHEET CONNECT LEAD
ELECTRIC

CONNECT SEMICONDUCTOR COMPONENT THROUGH CONNECT ELECTRODE

INTERNAL WIRE LAYER

SIMULTANEOUS DIE WIRE BOND

DERWENT-CLASS: U11

EPI-CODES: U11-D03A2;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1996-005218

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-283274

(43) 公開日 平成7年(1995)10月27日

(51) IntCl.⁶

H 0 1 L 21/60

識別記号

3 2 1 E

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 4 F D (全 10 頁)

(21) 出願番号 特願平6-95472

(22) 出願日 平成6年(1994)4月11日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 大島 正幸

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(72) 発明者 山方 修武

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(72) 発明者 黒澤 哲也

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(74) 代理人 弁理士 竹村 壽

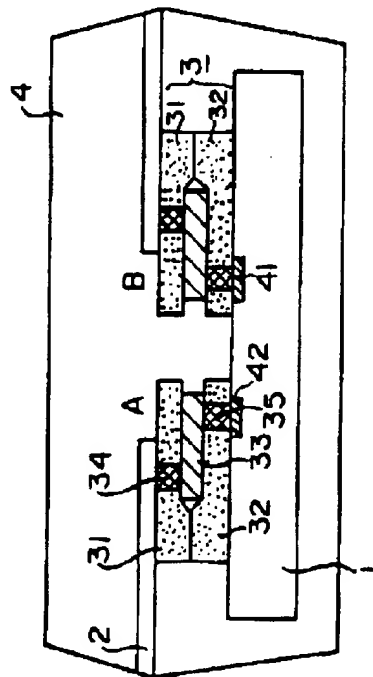
最終頁に続く

(54) 【発明の名称】 半導体装置及び接合シート

(57) 【要約】 (修正有)

【目的】 半導体素子とリードとの間及び半導体素子間の接合と電氣的接続とを同時に行うことができる接合シートを有する半導体装置、及び部品間の接合と電氣的接続とを同時に行うことができる接合シートを提供する。

【構成】 樹脂封止体4において半導体素子1は、この素子に接着された接合シート3(A、B)によりリード2に接続されている。接合シート3は第1及び第2の絶縁性接着フィルム31、32、及びこれら両絶縁性接着フィルム間に形成された内部配線層33を有し、両接着フィルムに形成された複数の貫通孔に充填された接続電極34、35とこれらに接続する内部配線層33を介して素子1とリード2は電氣的に接続しているため、ボンディングワイヤの必要がなく、樹脂封止体のパッケージ厚さを薄くできる。また素子表面上の電極パッドの位置は自由に配置できるので素子内の集積回路設計の自由度が大きくなる。



【特許請求の範囲】

【請求項1】 半導体素子と、

前記半導体素子に接着された接合シートと、

前記接合シートによって前記半導体素子に接着された複数のリードを備え、

前記接合シートは第1の絶縁性接着フィルム、第2の絶縁性接着フィルム、前記第1及び第2の絶縁性接着フィルムの間に形成された内部配線層、前記第1及び第2の絶縁性接着フィルムに形成された複数の貫通孔に充填され前記内部配線層と接続している接続電極とを有し、前記リードを前記接続電極及び内部配線層を介して前記半導体素子に電気的に接続していることを特徴とする半導体装置。

【請求項2】 第1の半導体素子と、

前記第1の半導体素子に接着された接合シートと、

前記接合シートによって前記第1の半導体素子に接着された第2の半導体素子とを備え、

前記接合シートは、第1の絶縁性接着フィルム、第2の絶縁性接着フィルム、前記第1及び第2の絶縁性接着フィルムの間に形成された内部配線層、前記第1及び第2の絶縁性接着フィルムに形成された複数の貫通孔に充填され前記内部配線層と接続している接続電極とを有し、前記第2の半導体素子を前記接続電極及び内部配線層を介して前記第1の半導体素子に電気的に接続していることを特徴とする半導体装置。

【請求項3】 前記内部配線層は、第1の配線層と第2の配線層から構成され、両者は、第3の絶縁性接着フィルムによって離隔されていることを特徴とする請求項1又は請求項2に記載の半導体装置。

【請求項4】 第1の絶縁性接着フィルムと、

第2の絶縁性接着フィルムと、

前記第1及び第2の絶縁性接着フィルムの間に形成された内部配線層と、

前記第1及び第2の絶縁性接着フィルムに形成された複数の貫通孔に充填されており、かつ、前記内部配線層と接続している接続電極とを備え、前記内部配線層と前記接続電極は、接合すべき部品間を電気的に接続することを特徴とする接合シート。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、大型化する半導体素子とリードもしくは半導体素子間を接続する接合シートを備えた半導体装置及び電気的な接続も可能な接合シートに関するものである。

【0002】

【従来の技術】従来、半導体装置は、半導体素子をパッケージングし、半導体素子のリードはパッケージから外に導出している。そして、このリードを回路基板の配線パターンに接続して半導体装置の基板実装を行っている。一般に、半導体素子にリードを取付けるためには、

リードフレームを用いたり、TAB技術を利用している。図14は、従来のSOJタイプの樹脂封止型半導体装置の断面図である。リードフレームは、リード20と半導体素子搭載部30とを備え、半導体素子搭載部30にはAgペーストや半田などの接着剤層40で半導体素子1をマウントしている。リード20は、半導体素子1から所定の距離Dだけ離れて配置され、リード20の先端（インナーリード）は、半導体素子1の接続電極（図示せず）に接続されたAl-CuやAuなどのボンディングワイヤ50に接続されている。半導体素子1、リード20先端、半導体素子搭載部30及びボンディングワイヤ50は、エポキシ樹脂などの樹脂封止体60でパッケージングされている。樹脂封止体60から導出しているリード20の他端（アウターリード）は、垂直に折曲げその先端は回路基板に取付けを容易にするために内側に湾曲させている。

【0003】このようにリード20の先端と半導体素子1との間には距離Dがあるので、半導体素子1の大きさに比較してパッケージの平面的なサイズを大きくしなければならず、また、ボンディングワイヤも大きな空間を必要とするので、半導体素子1の上面から樹脂封止体60の上方の表面までの高さHは、高くしなければならないなどの理由でパッケージを小さくすることは容易なことではなかった。しかし、ICやLSIなどの半導体素子の高密度、高集積化が進むにつれて半導体素子の大きさ（以下、チップサイズという）が大型化し、しかも、半導体装置自体の大きさは各種セットに搭載させるために可能な限り現状を維持させなければならないという問題があった。このような課題を解決する手段として、リードを半導体素子の上に搭載するLOC(Lead On Chip)タイプのパッケージが開発されるようになった。

【0004】図15は、従来のLOCタイプの樹脂封止型半導体装置の断面図である。半導体素子1は、リード20のインナーリード部と共にエポキシ樹脂などの樹脂封止体60にパッケージングされており、半導体素子搭載部は用いない。リード20の先端のインナーリード部は半導体素子1表面に延びており、半導体素子1表面とインナーリードとは接着フィルム70で接合されている。図14の場合はリード20を半導体素子1から離しているが、この場合はリード20を半導体素子1の中心部の方に突出させている。したがって、接着フィルム70の幅をWとすると、このパッケージ60は、リード20が導出される方向に2D+2Wだけ短くなったことになる。逆に、パッケージの大きさを変えないなら、チップサイズをそれだけ大きくできることになり、半導体素子の大型化に対応できる。図16は、半導体装置に現在使われている接着フィルムの断面図である。図16(a)の接着フィルム7は、材質そのものが接着性を有し、例えば、熱可塑性ポリイミド系の樹脂フィルムである。図16(b)の接着フィルム7は、基材が熱硬化性

ポリイミド系又は熱硬化性エポキシ変成樹脂フィルム8からなり、その両面に接着層9が形成されている。

【0005】

【発明が解決しようとする課題】以上、従来の技術において、パッケージは、半導体素子の大型化には長さ方向に対応することができるが、依然としてワイヤボンディング技術は用いているので、その厚さ方向では薄くすることはできない。また、半導体装置の高集積化が進むにつれて入出力信号や電源を供給するための半導体素子上の電極パッド数は益々増え、消費電力も増大して動作速度が早くなってきている。そして、ボンディングワイヤと接続する電極パッドが半導体素子上に高密度に配置されるようになると、ボンディングツールが隣接するボンディングワイヤと接触してボンディングができなくなったり、電極パッドの大きさやピッチをある程度以上小さくできないためにチップサイズを小さくするには限界があり、半導体素子上での信号配線長を小さくできないという問題も生じている。

【0006】また、近年半導体装置の高密度化、小形化を図るために複数の集積回路素子や個別半導体素子などのチップを標準の集積回路デバイスと同じ形状或いは独自の形状の1つのパッケージに収めるマルチチップパッケージが知られるようになった。この様なマルチチップパッケージは、新たに集積回路を開発する場合に複数の集積回路素子をまとめて1チップ化するよりもTAT(Turn Around Time)が短くて済むので開発投資を安くできる利点がある。また、既存のLSIや個別半導体素子などを組合わせて使用できる上、既存のLSIと同様にハンドリングできるという利点がある。以上のように、高密度集積化に伴って大きくなる傾向にある半導体素子が搭載される半導体装置は、他の電子部品と同様に小形化、さらには、薄型化が進む傾向にあり、この様な傾向に対応する新しい半導体素子とリードとの接続方法や半導体素子同士の接続方法が期待されている。本発明は、この様な事情により成されたものであり、半導体素子とリードとの接着と電気的接続及び半導体素子と半導体素子との接着と電気的接続とを同時に行うことができる接合シートを備えた半導体装置を提供することを目的にしている。また、部品と部品との接着と電気的接続とを同時にすることができる接合シートを提供することを目的にしている。

【0007】

【課題を解決するための手段】本発明の半導体装置は半導体素子と、前記半導体素子に接着された接合シートと、前記接合シートによって前記半導体素子に接着された複数のリードを備え、前記接合シートは、第1の絶縁性接着フィルム、第2の絶縁性接着フィルム、前記第1及び第2の絶縁性接着フィルムの間に形成された内部配線層、前記第1及び第2の絶縁性接着フィルムに形成された複数の貫通孔に充填され前記内部配線層と接続して

いる接続電極とを有し、前記リードを前記接続電極及び内部配線層を介して前記半導体素子に電気的に接続していることを第1の特徴としている。また、第1の半導体素子と、前記第1の半導体素子に接着された接合シートと、前記接合シートによって前記第1の半導体素子に接着された第2の半導体素子とを備え、前記接合シートは、第1の絶縁性接着フィルム、第2の絶縁性接着フィルム、前記第1及び第2の絶縁性接着フィルムの間に形成された内部配線層、前記第1及び第2の絶縁性接着フィルムに形成された複数の貫通孔に充填され前記内部配線層と接続している接続電極とを有し、前記第2の半導体素子を前記接続電極及び内部配線層を介して前記第1の半導体素子に電気的に接続していることを第2の特徴としている。

【0008】前記内部配線層は、第1の配線層と第2の配線層から構成され、両者は、第3の絶縁性接着フィルムによって隔離されていても良い。また、本発明の接合シートは、第1の絶縁性接着フィルムと、第2の絶縁性接着フィルムと、前記第1及び第2の絶縁性接着フィルムの間に形成された内部配線層と、前記第1及び第2の絶縁性接着フィルムに形成された複数の貫通孔に充填され前記内部配線層と接続している接続電極とを備え、前記内部配線層と前記接続電極は、接合すべき部品間を電気的に接続することを特徴としている。

【0009】

【作用】接合シートは、接続電極及びこれに電気的に接続する内部配線層を備えているので、リードと半導体素子とを電気的に接続するボンディングワイヤを用いる必要がなく、樹脂封止体などのパッケージの厚さを薄くできる。また、半導体素子表面上の電極パッドの位置は、半導体素子表面の周辺に限らず自由に配置できるので半導体素子内部の集積回路の設計の自由度が大きくなる。また、接合シートに複数の半導体素子を搭載すれば、小形化され、薄型化されたマルチチップパッケージが容易に形成される。

【0010】

【実施例】以下、図面を参照して本発明の実施例を説明する。まず、図1乃至図3を参照して第1の実施例を説明する。図1は、LOCタイプの樹脂封止型半導体装置の平面図、図2は、図1のX-X'線に沿う部分の断面図、図3は、図1に示す接合シートのY-Y'線及びZ-Z'線に沿う部分の断面図である。なお図1ではパッケージの樹脂封止体は表示しない。半導体素子1は、エポキシ樹脂などの樹脂封止体4にパッケージングされており、半導体素子搭載部は用いない。例えば、Niを42wt%含むFe合金からなるリード2の先端のインナーリード部は、半導体素子1表面に延びており、半導体素子1表面とこのインナーリード部とは接合シート3で接着されている。リード2の樹脂封止体4から露出している部分は記載を省略する。接合シート3は、例えば、

熱可塑性ポリイミド樹脂からなる第1の絶縁性接着フィルム31と、同じく、例えば、熱可塑性ポリイミド樹脂からなる第2の絶縁性接着フィルム32と、これら接着フィルムに挟まれた内部配線層33から構成されている。絶縁性接着フィルム31、32はそれぞれ複数の貫通孔を有しており、これらの中には、例えば、Sn-Pbからなる接続電極34、35が充填されている。

【0011】そして、第1の絶縁性接着フィルム31に形成された接続電極34は、リード2に接着し、第2の絶縁性接着フィルム32に形成された接続電極35は、半導体素子1の電極パッド41、42に接続されて半導体素子内部の集積回路に電気的に接続されている。この半導体素子1は、対向する2辺からリード2が導出され、リード2の樹脂封止体4から露出するアウターリード部は、例えば、図10や図11の装置と同じ形状であり、回路基板に取付けが容易になるように成形される（図1では、アウターリードの表示は省略する）。図1に示すようにリード2は、2辺から導出するので、接合シート3は、半導体素子1の表面の左右に2枚（A、B）使用される。半導体素子1主面には、図示されていない保護絶縁コートから露出して電極パッド列が2列形成されており、いずれの電極パッドも半導体素子1に接着される接合シートA、Bで被覆されている。この電極パッドには接合シート3の接続電極35がそれぞれ接続されてリード2が半導体素子1の内部回路と電気的に接続されるようになっている。つまり、接続電極35は、接合シート3の内部配線層33に接続され、内部配線層33は、他の接続電極34に接続され、さらに、この接続電極34がリード2に接続されてリード2と前記内部回路が電気的に接続される。

【0012】この接合シート3を利用することにより、ボンディングワイヤを使う必要がなくなり、前述したワイヤボンディングの際のボンディングツールの操作ミスが殆どなくなる。又、接続電極34、35間の配線パターンが複雑であってもワイヤボンディング法より容易に配線ができる。接合シートBは、各リード2（a'、b'、c'、d'、e'）と半導体素子1の電極パッドに1対1で対応しているので、内部配線層33の配線パターンは、同じ長さの横1本の線が縦に整列した形状になっている。しかし、接合シートAの場合は、リード2の内リードa、b及びリードd、eは、それぞれ半導体素子1の1つの電極パッドに接続され、リードcは、3つの電極パッドに接続されるので、その配線パターンは、L字とT字が組み合わさった形状になっている。従来では、1つのリード或いは1つの電極パッドに複数のボンディングワイヤを配線していたが、本発明では、ボンディングツールを用いる操作の難しいこの工程が不要になる。

【0013】次に、図4を参照してこの実施例の半導体装置に用いる接合シートの製造方法について説明する。

図は、接合シートの各部を分離して記載した斜視図である。熱可塑性ポリイミドからなる2枚の絶縁性接着フィルム31、32とAlもしくはCuからなる金属箔36を用意する。絶縁性接着フィルム31、32の厚さはいずれも約10～100μmであり、金属箔36の厚さは、約30～200μmである。まず、金属箔36を周知のエッチング技術により所定の配線パターン33にエッチングする。そして、この配線パターン33を前記2枚の絶縁性接着フィルム31、32の間に挟み込む。このエッチングは金属箔36を第1の絶縁性接着フィルム31又は第2の絶縁性接着フィルム32のいずれかに張付けてから行っても良いし、別な基板上でエッチングして配線パターン33を形成してから絶縁性接着フィルムの間に挟み込んでも良い。次に、これら積層された絶縁性接着フィルム31、32と配線パターン33を熱圧着して積層シートを形成する。次に、異方性エッチングなどにより積層シートを構成する第1及び第2の絶縁性接着フィルム31、32に貫通孔37、38を形成してその底部に配線パターン33が露出するようにする。

【0014】次に、これら貫通孔37、38の中にSn-Pb半田などの金属を充填して接続電極34、35を形成し、図3に示す接合シート3を形成する。なお、金属箔を用いずに、2枚の絶縁性接着フィルム31、32のいずれか一方もしくは双方に配線パターンをプリント印刷する方法を用いることもできる。次に、この接合シートの他の製造方法について説明する。熱可塑性ポリイミドからなる2枚の絶縁性接着フィルム31、32とAlもしくはCuからなる金属箔36を用意する。まず、金属箔36を周知のエッチング技術により所定の配線パターン33にエッチングする。ついで、この配線パターン33の第1の主面の所定の位置に接続電極を堆積し、さらに、この裏側の第2の主面の所定の位置に接続電極を堆積させる。ついで、この配線パターン33を前記2枚の絶縁性接着フィルム31、32の間に挟み込む。そして、これら積層された絶縁性接着フィルム31、32と配線パターン33を熱圧着して積層シートを形成する。この熱圧着の熱により絶縁性接着フィルムは柔らかくなり、突起状に堆積した接続電極34、35は、絶縁性接着フィルム31、32に突き刺さって貫通孔37、38が形成されると同時にこの貫通孔中に接続電極34、35が充填されて図3に示す接合シート3が形成される（図4参照）。

【0015】次に、この接合シートの別の製造方法についてさらに説明する。熱可塑性ポリイミドからなる2枚の絶縁性接着フィルム31、32とAlもしくはCuからなる金属箔36を用意する。そして、金属箔36を周知のエッチング技術により所定の配線パターン33にエッチングする。そして、この配線パターン33の第1の主面の所定の位置に接続電極を堆積し、さらに、この裏側の第2の主面の所定の位置に接続電極を堆積させる。

つぎに、絶縁性接着フィルム31、32の所定の位置に異方性エッチングなどにより接続電極34、35より径の大きい貫通孔を形成する。つぎに、この配線パターン33を前記2枚の絶縁性接着フィルム31、32の間に挟み込む。この時、接続電極34は、貫通孔37に挿入され、接続電極35は貫通孔38に挿入される。この場合、貫通孔が接続電極より大きいので、挿入が容易になる。そして、これら積層された絶縁性接着フィルム31、32と配線パターン33を熱圧着して図3に示す接合シート3が形成される。

【0016】次に、図5を参照して第2の実施例を説明する。図5は、複数の半導体素子を備えたLOCタイプの樹脂封止型半導体装置の断面図である。図では、樹脂封止体の外に露出しているリードの OUTER リード部は表示しない。また、本発明の特徴である接合シートは、1対の絶縁性接着フィルムとその間に挟まれた内部配線層から構成されるが、この図では接合シートの内部構造は記載しない。複数の半導体素子1(A、B、C、D、E)は、1つのエポキシ樹脂などの樹脂封止体4にパッケージングされており、接合シート3が半導体素子搭載部を兼用している。例えば、Niを42wt%含むFe合金からなるリード2の先端のINNER リード部は接合シート3に接続されており、図示はしないが、その貫通孔に充填されている接続電極を介して内部配線層に接続されている。接合シート3は、その両面に接続電極を備えているので、半導体素子1は、接合シート3のどの表面にも取付けることができる。したがって、複数の半導体素子1を自由な設計で接合シート3に搭載でき、しかもボンディングワイヤを用いないので、従来より薄型で小型化された多機能なマルチチップパッケージ4を備えた半導体装置が形成される。

【0017】次に、図6を参照して第3の実施例を説明する。図は、複数の半導体素子を有するLOCタイプの樹脂封止型半導体装置の断面図である。この実施例は、半導体素子を積層することによって小形化を図っている。また、本発明の特徴である接合シートは、1対の絶縁性接着フィルムとその間に挟まれた内部配線層から構成されるが、この図では接合シートの内部構造は記載しない。図6(a)及び図6(b)の半導体装置は、どちらも半導体素子の半導体基板の素子領域が形成されている表面を向い合わせている。2つの半導体素子1(C、D)は、1つのエポキシ樹脂などの樹脂封止体4にパッケージングされている。例えば、Niを42wt%含むFe合金からなるリード2の先端のINNER リード部は、接合シート3に接続されており、図示はしないが、その貫通孔に充填されている接続電極を介して内部配線層に接続されている。リード2の樹脂封止体4から露出している OUTER リード部は、回路基板に取付け易いように成形されている。図6(a)では、リード2が半導体素子1(C、D)の向い合う2辺から導出するようにリ

ード列が2列形成されている。図の右側から導出しているリード2は、接合シート3(A)を介して上に積層された半導体素子1(C)に接着され、かつ、電氣的に接続される。

【0018】一方、図の左側のリード2は、接合シート3(B)を介して下に配置されている半導体素子1(D)に接着され、かつ、電氣的に接続されている。ワイヤボンディング法を用いないのでボンディングワイヤに邪魔されないで容易に積層が可能になる。図6(b)では、リード2は、半導体素子1(C、D)の1辺からのみ導出され、リード列は、1列形成されている。このリード列のリード2は、接合シート3(A)によって上に積層された半導体素子1(C)に接着され、接合シート3(B)によって下に配置されている半導体素子1(D)に接着されている。このリード列の任意のリード2は、これら2枚の接合シートA、Bに接続しているので、どちらか一方の半導体素子1内部の集積回路に電氣的に接続することができ、さらに、両方の半導体素子1(C、D)内部の集積回路を電氣的に接続することもできる。接合シート3は、その両面に接続電極を備えているので、半導体素子1は、接合シート3のどの表面にも取付けることができる。したがって、複数の半導体素子1を自由な設計で接合シート3に搭載でき、しかもボンディングワイヤを用いないので、従来より薄型で小型化された多機能なマルチチップパッケージを備えた半導体装置が形成される。

【0019】次に、図7を参照して第4の実施例を説明する。図7は、複数の半導体素子を備えたLOCタイプの樹脂封止型半導体装置の断面図である。図5に示す実施例では、リードフレームを構成する半導体素子搭載部を用いずに本発明の特徴である接合シートを半導体素子搭載部としているが、この実施例では、半導体素子搭載部を備えたリードフレームを用いている。リードフレームは、半導体素子搭載部21を3個有しており、その上に半導体素子1(A、B、C)がそれぞれマウントされている。本発明の特徴である接合シートは1対の絶縁性接着フィルムとその間に挟まれた内部配線層から構成されるが、この図では接合シートの内部構造は記載しない。3個の半導体素子1(A、B、C)は1つのエポキシ樹脂などの樹脂封止体4にパッケージングされている。例えば、Niを42wt%含むFe合金からなるリード2の先端のINNER リード部は接合シート3に接続されており、図示はしないが、その貫通孔に充填されている接続電極を介して内部配線層に接続されている。この実施例では、接合シート3は、1枚使用し、3個の半導体素子1及びリード2を接着している。

【0020】リード2と接合シート3は、通常は、接合シート3内の貫通孔に充填された接続電極を介してその内部配線層に電氣的に接続されている。半導体素子1と接合シート3の電氣的な接続は、適宜行われる。例え

ば、図7のリード2は、リードフレームに形成されているリード列の任意の1対を示している。この1対のリード2は、接合シート3によって電氣的に接続されている。一方、半導体素子搭載部21上に形成されている半導体素子A、Cは、その所定の電極パッド41、42が接合シート3の接続電極（図示せず）と接続しているが、半導体素子Bは、接合シート3とは電氣的な接続がなされていない。この様に本発明に用いる接合シートは、リードと半導体素子の間や半導体素子と半導体素子の間の電氣的接続は、適宜行うことができる。

【0021】次に、図8を参照して第5の実施例を説明する。図は、図7と同じ様に複数の半導体素子を備えたLOCタイプの樹脂封止型半導体装置の断面図であり、半導体素子搭載部を備えたリードフレームを用いている。リードフレームには、2つの半導体素子搭載部21があり、その上に半導体素子1（A、B）がそれぞれマウントされている。本発明の特徴である接合シートは1対の絶縁性接着フィルムとその間に挟まれた内部配線層から構成されるがこの図では接合シートの内部構造は記載しない。2つの半導体素子1（A、B）は、1つのエポキシ樹脂などの樹脂封止体4にパッケージングされている。例えば、Niを42wt%含むFe合金からなるリード2の先端のインナーリード部は接合シート3に接続されており、図示はしないが、その貫通孔に充填されている接続電極を介して内部配線層に接続されている。この実施例では、接合シート3は、1枚使用し、2つの半導体素子1及びリード2を接着している。リード2と接合シート3は、通常は、接合シート3内の貫通孔に充填された接続電極を介してその内部配線層に電氣的に接続されている。

【0022】半導体素子1と接合シート3の電氣的な接続は、適宜行われる。例えば、図8のリード2は、リードフレームに形成されているリード列の任意の1対を示している。この1対のリード2は接合シート3によって電氣的に接続されている。一方、半導体素子搭載部21上に形成されている半導体素子A、Bはその所定の電極パッド41、42が接合シート3の接続電極（図示せず）と接続している。この実施例における特徴は、2つの半導体素子A、Bが互いに高さの異なるチップである事にある。この場合、半導体素子Bの高さは半導体素子Aより高くなっている。この接着シート3を用いることにより、チップの高さが異なっても容易にリード間、リード／チップ間、チップ間等の接続が行える。

【0023】次に、図9を参照して第6の実施例を説明する。図は、図8と同じ様に複数の半導体素子を備えたLOCタイプの樹脂封止型半導体装置の断面図であり、半導体素子搭載部を備えたリードフレームを用いている。リードフレームには、2つの半導体素子搭載部21があり、その上に半導体素子1（A、B）がそれぞれマウントされている。本発明の特徴である接合シートは1

対の絶縁性接着フィルムとその間に挟まれた内部配線層から構成されるがこの図では接合シートの内部構造は記載しない。2つの半導体素子1（A、B）は、1つのエポキシ樹脂などの樹脂封止体4にパッケージングされている。例えば、Niを42wt%含むFe合金からなるリード2の先端のインナーリード部は接合シート3に接続されており、図示はしないが、その貫通孔に充填されている接続電極を介して内部配線層に接続されている。この実施例では、接合シート3は、1枚使用し、2つの半導体素子1及びリード2を接着している。

【0024】リード2と接合シート3は、通常は、接合シート3内の貫通孔に充填された接続電極を介してその内部配線層に電氣的に接続されている。半導体素子1と接合シート3の電氣的な接続は、適宜行われる。例えば、図9のリード2は、リードフレームに形成されているリード列の任意の1対を示している。この1対のリード2は、接合シート3によって電氣的に接続されている。一方、半導体素子搭載部21上に形成されている半導体素子A、Bは、その所定の電極パッド41、42が接合シート3の接続電極（図示せず）と接続している。この実施例における特徴は、2つの半導体素子A、Bが互いに大きさの異なるチップである事にある。この接着シート3を用いることにより、チップの大きさが異なっても容易にリード間、リード／チップ間、チップ間等の接続を行うことができる。

【0025】次に、図10乃至図12を参照して第7の実施例を説明する。図10は樹脂封止型半導体装置の平面図である（樹脂封止体は表示しない）。図11及び図12は、図10のA-A'線及びB-B'線に沿う部分の断面図である。前述した実施例では、接合シートの内部配線層は、1層であったが、この実施例では2層構造になっていることに特徴がある。そのため2層の内部配線層の間には層間絶縁膜が配置されている。上に配置された、例えば、熱可塑性ポリイミド樹脂からなる第1の絶縁性接着フィルム31は、その貫通孔に半田などの接続電極34が埋込まれている。最下層に配置されている、例えば、熱可塑性ポリイミド樹脂からなる第2の絶縁性接着フィルム32は、その貫通孔に半田などの接続電極35が埋込まれている。内部配線層は、Cu箔などから形成された第1の内部配線331と第2の内部配線332とを有し、前記第1及び第2の絶縁性接着フィルム31、32に挟まれている。第1及び第2の内部配線331、332の間には、例えば、熱硬化性もしくは熱可塑性ポリイミド樹脂の層間絶縁膜39が挟み込まれている。リード2と半導体素子1とを電氣的接続する場合において、第1の絶縁性接着フィルム31の接続電極34から第2の絶縁性接着フィルム32の接続電極35までの導回路は従来のボンディングワイヤとは異なり、長い配線や互いに交差する配線が容易に行うことができる。

【0026】この実施例では、半導体素子1表面に電極パッド41、42の列が2列形成されている。そして、このリード2の内リードX、Yの配線について説明する。リードXは、半導体素子1の電極パッド41(a、b、c)に電氣的に接続され、リードYは、電極パッド41(d)に電氣的に接続される。リードXは、接続電極34から第2の内部配線332を介して接続電極35に電氣的接続され、接続電極35を介して半導体素子1の電極パッド41(c)に電氣的に接続される。電極パッド41(c)は、さらに第2の内部配線332を介して電極パッド41(a、b)に電氣的に接続される。リードYは、接続電極34から第1の内部配線331を介して接続電極35に電氣的接続され、接続電極35を介して半導体素子1の電極パッド41(d)に電氣的に接続される。この様に、第7の実施例によればリードXの配線とリードYの配線とは短絡しないで交差する。

【0027】次に、図13を参照して本発明の変形例を説明する。図は、新規の接合シートを備えた半導体装置の断面図である。配線が複雑でなければ内部配線層は特に必要ではない。この場合は、第1の絶縁性接着フィルム31と第2の絶縁性接着フィルムとを張り合わせ、互いの接続電極34、35を接続する2層シート構造になっている。この構造の接合シートを用いて向い合う2辺から互いに反対方向に導出するリード2の列を半導体素子1に取付ける。図13は、その断面を示したものである。リード2先端に直接接続する第1の絶縁性接着フィルム31の貫通孔に埋設された接続電極34は、内部配線層を介さずに直接第2の絶縁性接着フィルム32の貫通孔に埋設させた接続電極35に接続される。そして、接続電極35は、半導体素子1表面に形成された電極パッド41、42に接続される。接続電極35は、任意の形状に形成することができるので、電極パッドの半導体素子表面の位置の選択は自由度が増す。また、電極パッド間ピッチが広い場合、配線層側の接合部を広くとることができる。リードと半導体素子の電極パッドの位置がすべて等間隔で交差せずに対向している場合にこの接合シートが適している。しかし、第1の絶縁性接着フィルム31の接続電極34は、第2の絶縁性接着フィルム32の接続電極35のほぼ真下に配置するほうが有利である。

【0028】以上、本発明において、第1及び第2の絶縁性接着フィルムは熱可塑性材料、熱硬化性材料を問わず使用可能であるが、第1及び第2の絶縁性接着フィルムのそれぞれに接着される部品の耐熱性に差がある場合は、これらの絶縁性接着フィルムは、Tg、融点、硬化温度などの特性の互いに異なる材料を用いて部品の特性にあった材料の選択を行えば良い。絶縁性接着フィルムの貫通孔に埋込まれる接続電極は、半田材料がとくに適している。そして、フィルム材の最適接合温度と半田の融点を等しくすれば、リードなどの固定と電氣的接続を

同時に行うことができる。従来のワイヤボンディング法では、ボンディングワイヤの高さ分だけ薄型化に不利である。また、100ピンを越えるような多ピン製品では、半導体素子の上までリードを延長させることは困難であり、LOCパッケージを採用することが難しい。しかし、本発明の接合シートを用いると、例えば、リードは、半導体素子に接着されるとともに、リードと半導体素子の電極パッドとの電氣的な接続が同時に行われる。したがって、ダイボンディング工程とワイヤボンディング工程が同時にでき、しかもボンディングワイヤが不要な分、厚さ方向に有利となる。また、多ピン製品でリードが半導体素子上まで延長できない微細ピッチのものでもLOC構造が適用可能になる。

【0029】前記実施例では接合シートを構成する第1又は第2の絶縁性接着フィルムは、すべて1層の接着フィルム(図12(a)参照)を利用しているが、熱硬化性樹脂フィルムの両表面に接着層が形成された3層の接着フィルム(図12(b)参照)を用いても良い。本発明の接合シートは、半導体チップ間を接続したり、半導体チップとリードを接続する半導体装置に利用するだけでなく、例えば、複数の回路基板を接続するとともにその配線間を電氣的に接続することに適用したり、回路基板に互いに離れて実装されている部品を短絡すること無く、電氣的に接続することに適用することができる。

【0030】

【発明の効果】本発明の接合シートを半導体装置に用いると、例えば、リードは半導体素子に接着されるとともに、リードと半導体素子の電極パッドとの電氣的な接続が同時に行われる。したがって、ダイボンディング工程とワイヤボンディング工程が同時にでき、しかもボンディングワイヤが不要な分、厚さ方向に有利となる。又、多ピン製品でリードが半導体素子上まで延長できない微細ピッチのものでもLOC構造が適用可能になる。本発明の接合シートは、半導体チップ間を接続したり、半導体チップとリードを接続する半導体装置に利用するだけでなく、例えば、複数の回路基板を接続するとともにその配線間を電氣的に接続することに適用したり、回路基板に互いに離れて実装されている部品を短絡すること無く、電氣的に接続することに適用することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の半導体装置の平面図。

【図2】図1のX-X'線に沿う部分の断面図。

【図3】図1に示す接合シートのY-Y'線及びZ-Z'線に沿う部分の断面図。

【図4】図1に示す接合シートの斜視図。

【図5】第2の実施例の半導体装置の断面図。

【図6】第3の実施例の半導体装置の断面図。

【図7】第4の実施例の半導体装置の断面図。

【図8】第5の実施例の半導体装置の断面図。

【図9】第6の実施例の半導体装置の断面図。

13

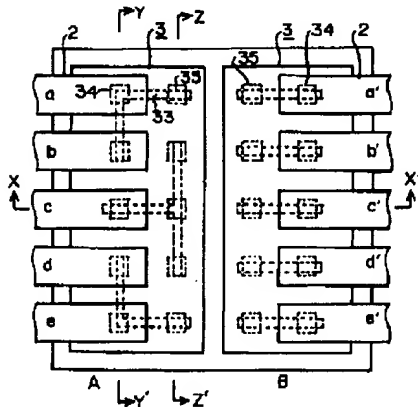
- 【図10】第7の実施例の半導体装置の平面図。
 【図11】図10のA-A'線に沿う部分の断面図。
 【図12】図10のB-B'線に沿う部分の断面図。
 【図13】本発明の半導体装置の断面図。
 【図14】従来の半導体装置の断面図。
 【図15】従来の半導体装置の断面図。
 【図16】本発明及び従来の半導体装置に用いる接着フィルム
 の断面図。
 【符号の説明】

- 1 半導体素子
 2 リード
 3 接合シート
 4 樹脂封止体
 7 接着フィルム

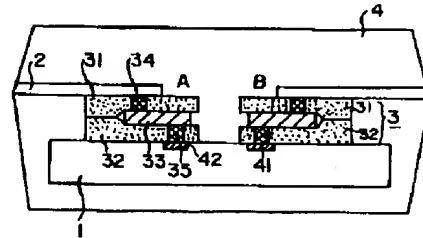
14

- 8 樹脂フィルム
 9 接着層
 21 半導体素子搭載部
 31 第1の絶縁性接着フィルム
 32 第2の絶縁性接着フィルム
 33 内部配線層
 34、35 接続電極
 36 金属箔
 37、38 貫通孔
 10 39 層間絶縁膜
 41、42 電極パッド
 331 第1の内部配線
 332 第2の内部配線

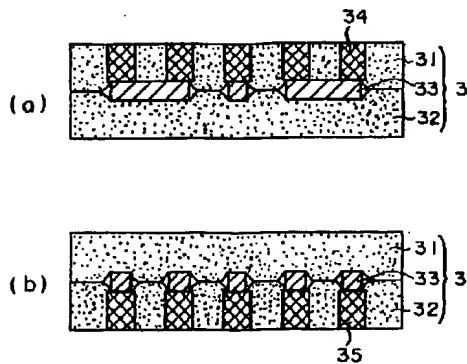
【図1】



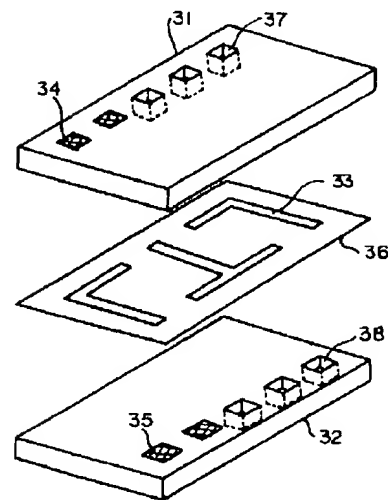
【図2】



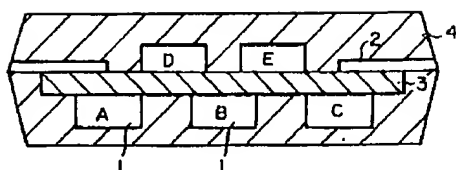
【図3】



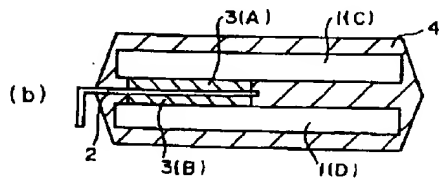
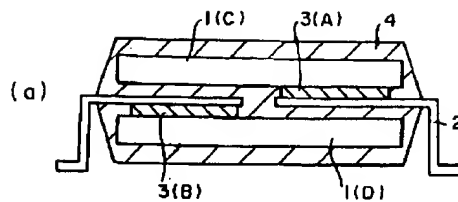
【図4】



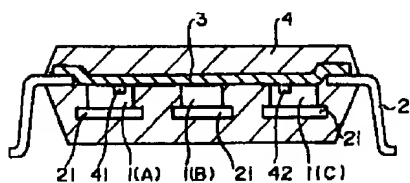
【図5】



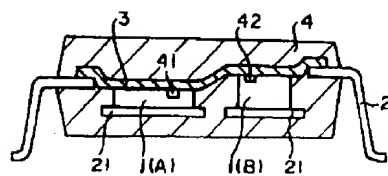
【図6】



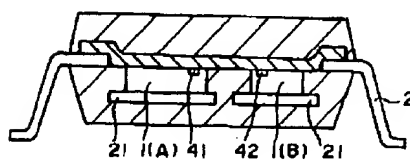
【図7】



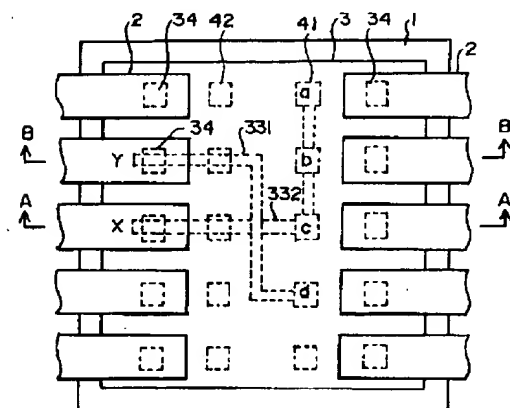
【図8】



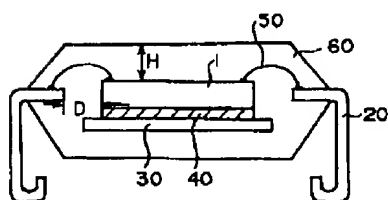
【図9】



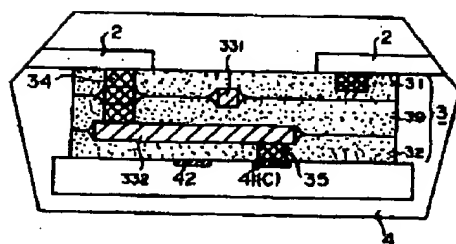
【図10】



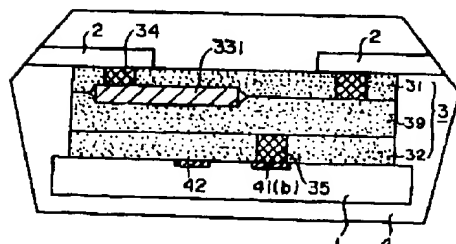
【図14】



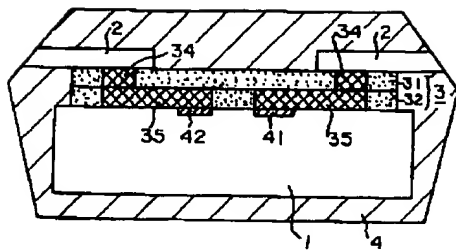
【図11】



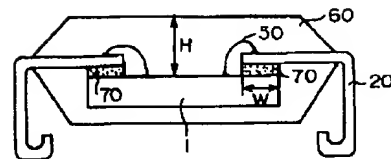
【図12】



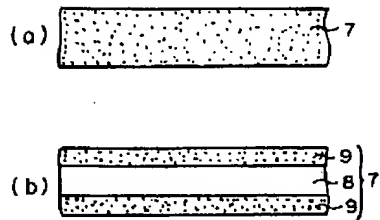
【図13】



【図15】



【図16】



フロントページの続き

(72)発明者 井本 孝志
 神奈川県川崎市幸区小向東芝町1番地 株
 式会社東芝多摩川工場内